

Table des matières

CHAPITRE I: Introduction à la Microélectronique

<i>1 La microélectronique</i>	1
1.1 Description d'un circuit intégré	2
1.2 Evolution des circuits intégrés	3
<i>2 Miniaturisation</i>	5
<i>3 Interêt des circuits intégrés</i>	6
<i>4 Réalisation des circuits intégrés</i>	7
4.1 La fabrication.....	8
4.2 La conception des C.I	10
<i>5 Perspectives de la miniaturisation</i>	16
<i>Exercices</i>	17
<i>Solutions</i>	17

CHAPITRE II: Le transistor MOS

<i>1 Introduction</i>	18
<i>2 Le transistor M.O.S</i>	19
<i>3 Le modèle interrupteur</i>	20
3.1 Fonctionnement du transistor MOS	21
3.2 Porte de transmission	22
<i>4 Structure générale des circuits CMOS</i>	22
<i>5 Fonctions combinatoires CMOS</i>	24
5.1 Assemblage série de transistors NMOS reliés à la masse:	24
5.2 Assemblage parallèle de transistors NMOS reliés à la masse.....	24
5.3 Assemblage série de Transistors PMOS reliés à l'alimentation.....	25
5.4 Assemblage parallèle de transistors P reliés à l'alimentation.....	25

5.5 La Porte NAND :	25
5.6 La Porte NOR:	26
5.7 Généralisation.....	27
5.8 Fonction combinatoire quelconque	28
6 Les portes en cascade	29
7 La bascule D	30
Exercices	32
Solutions	34

CHAPITRE III: Fabrication des circuits intégrés

1 Réalisation des tranches de silicium.....	39
1.1 Traitement du sable	39
1.2 Raffinage du silicium	39
1.3 Obtention de la structure cristalline.....	39
1.4 Traitement des lingots	40
2 Traitement des tranches	40
2.1 Dépôt métallique	41
2.2 Dopage.....	41
2.3 Epitaxie	42
2.4 Oxydation.....	42
3 Photolithographie	43
3.1 Dépôt de la résine	43
3.2 Insolation.....	43
3.3 Développement	44
3.4 Gravure	44
3.5 Elimination de la résine	45
3.6 Un procédé lithographique complet	45
4 Fabrication de transistors MOS.....	46
4.1 Transistor à grille métallique.....	46
4.2 Transistor à grille silicium (auto alignée)	46
5 Différentes technologies.....	47
6 Salles blanches.....	48
7 Le test des C.I.....	49
8 Rendement de fabrication des C.I.....	49

9	<i>Catégories des C.I.</i>	50
9.1	Les circuits sur mesure ou (full custom).....	50
9.2	Prédifusés	50
9.3	Les circuits configurables.....	51
	<i>Exercices</i>	53
	<i>Solutions</i>	54

CHAPITRE IV: Le dessin des masques

1	<i>Dessin de masques ou schéma physique</i>	55
1.1	Règles d'interconnexions.....	55
1.2	Quelques exemples.....	58
2	<i>Dessin des masques régulier</i>	60
2.1	Règle de collage	60
2.2	Règle des angles.....	60
2.3	Règle des entrées	60
2.4	Règle de la bande de diffusion ou d'active	61
2.5	Règle d'interconnexion entre portes (routage)	61
2.6	Quelques exemples.....	61
3	<i>Dessin de portes complexes</i>	63
4	<i>Dimensions minimales d'un dessin</i>	64
4.1	Règles de dimensions	65
4.2	Règles d'espacement	65
4.3	Règles de recouvrement.....	65
4.4	Méthodologie de dessin.....	66
4.5	Exemple : dessin d'un inverseur	66
5	<i>Dessin de circuits composés de plusieurs portes</i>	67
5.1	Exemple du comparateur 1 bit	67
5.2	Exemple du comparateur quatre bits	69
6	<i>Applications</i>	70
6.1	L'addition	70
6.2	La soustraction.....	73
6.3	La multiplication.....	74
	<i>Exercices</i>	78
	<i>Solutions</i>	79

CHAPITRE V: Optimisation des performances des circuits CMOS

<i>1 Introduction</i>	88
<i>2 Modèle RC des transistors MOS</i>	90
2.1 Les transistors	90
2.2 Les interconnexions.....	91
2.3 La capacité de sortie d'une cellule Csortie :	91
<i>3 Délai de propagation</i>	92
3.1 Définition.....	92
3.2 Estimation du délai d'un assemblage en série de transistors.....	93
3.3 Estimation du délai d'une porte	94
3.4 Estimation du délai d'un circuit	95
3.5 Optimisation du délai d'un circuit	97
<i>4 La consommation d'énergie</i>	99
<i>5 Influence de la miniaturisation sur les performances</i>	100
5.1 Réduction de l'échelle avec réduction de la tension.....	101
5.2 Réduction de l'échelle à tension constante.....	101
<i>Exercices</i>	102
<i>Solutions</i>	104

CHAPITRE VI: Logiques CMOS

<i>1 La logique complémentaire</i>	106
<i>2 La logique proportionnelle</i>	106
<i>3 La logique dynamique</i>	108
<i>4 La logique domino</i>	111
<i>5 La logique à base de portes de transmission</i>	111
<i>6 Applications</i>	116
6.1 Réalisation de circuits complexes avec des multiplexeurs.....	116
6.2 L'unité arithmétique et logique (UAL)	119
6.2.1 UAL première version	119
6.2.2 UAL deuxième version.....	121
<i>Exercices</i>	125
<i>Solutions</i>	127

CHAPITRE VII: Les Circuits à Mémoire

1 Les bascules	131
1.1 Les bascules dynamiques	131
1.2 Les bascules statiques	132
1.3 Problème de transparence des bascules.....	132
1.4 Dessin des masques d'une bascule à niveau	134
1.5 Dessin des masques d'une bascule à front.....	134
2 Les registres	135
2.1 Registre à 4 entrées parallèles	135
2.2 Registre série ou à décalage	135
3 Transferts de registres	135
3.1 Transfert de registres directs.....	135
3.2 Transfert de registres à travers un bus de données.....	136
3.3 Transfert à travers un MUX.....	137
3.4 Synchronisation des transferts	137
3.5 Application à la transformation d'un circuit séquentiel	139
4 La mémoire RAM	141
4.1 Lecture d'une RAM.....	142
4.2 Ecriture dans une RAM	142
4.3 Organisation linéaire	142
4.4 Organisation matricielle.....	143
5 La mémoire cache	145
Exercices	148
Solutions	149

CHAPITRE VIII: Architecture Opérative/Contrôle des C.I.

1 notion d'architecture	152
1.1 La partie opérative	153
1.2 La partie de contrôle.....	153
2 Représentations d'une architecture	153
2.1 Le comportement	153
2.2 Transformation d'un ASM en architecture	154
3 Génération du dessin de la partie opérative	159
4 Etude de cas: La Multiplication série	160

5	<i>Téchniques d'optimisation</i>	163
5.1	La technique d'ordonnancement.....	163
5.2	La technique de pipe-line	165
6	<i>Applications</i>	166
6.1	Le calcul du factoriel.....	166
6.2	La division.....	167
6.3	Le calcul de puissance.....	169
	<i>Exercices</i>	171
	<i>Solutions</i>	172

CHAPITRE IX: Architecture des Microprocesseurs

1	<i>Introduction</i>	176
2	<i>Exemple d'architecture dite Von Neuman</i>	177
2.1	Codage des instructions	177
2.2	Définitions des instructions ou ISA	178
2.3	Exemple de programme du microprocesseur.....	178
2.4	Logigramme de décodage de l'ISA	179
2.5	La partie opérative du microprocesseur	180
2.6	La partie contrôle du microprocesseur	181
2.7	Architecture complète du microprocesseur.....	182
3	<i>Architectures CISC/RISC</i>	186
3.1	La simplicité des instructions et des modes d'adressages	186
3.2	Le concept registre-registre ou (load/store).....	187
3.3	La mémoire hiérarchisée	187
3.4	Le pipe-line	187
3.5	La partie contrôle réalisée en hardware	187
3.6	Les compilateurs optimisants.....	188
3.7	Exemple d'architecture	188
4	<i>Le multiprocessing</i>	191
4.1	Architecture SMP (ou Architecture à mémoire partagée).....	191
4.2	Architecture MMP (ou Architecture à mémoire distribuée)	192
5	<i>L'évolution des microprocesseurs</i>	192
6	<i>Perspectives</i>	193

<i>Annexe I: Le Langage VHDL</i>	<i>194</i>
<i>Bibliographie</i>	<i>203</i>
<i>Index</i>	<i>204</i>